



Università degli Studi di Torino  
Dipartimento di Informatica  
Corso di Laurea e Laurea Magistrale in Informatica

## VERBALE del Consiglio del Corso di Laurea e Laurea Magistrale in INFORMATICA

(Corso di Laurea e Corso di Laurea Magistrale unificati, come da delibera  
del Consiglio di Dipartimento di Informatica del 19 dicembre 2012)

*Seduta del 28-04-2021*  
*(Approvato il 13-05-2021)*

### **ELENCO DEI COMPONENTI del Consiglio di Corso di Laurea e Corso di Laurea Magistrale in Informatica**

*Professori di I fascia (PO):* Aldinucci, Andretta, Ardissono, Berardi, Bergadano, Boella, Donatelli, Grangetto, Maggiora, Sacerdote, Sapino, Sereno.

*Professori di II fascia (PA):* Aringhieri, Baldoni, Baroglio, Barutello, Bini, Boggiatto, Bono, Botta, Cardone, Cattuto, Cordero, Damiani, Damiano, de' Liguoro, Gaeta, Gagliardi, Garetto, Grosso, Gunetti, Horvath, Meo, Migliore, Padovani, Patti, Pensa, Pesando, Pironti, Pozzato, Roversi, Ruffo, Viale.

*Ricercatori:* Amparore, Anselma, Basile, Beccuti, Bertone, Boscaggin, Cancelliere, Capecchi, Cavagnino, Costantini, Cravero, De Pierro, Di Caro, Drago, Esposito, Fiandrotti, Lucenteforte, Magro, Manini, Mazzei, Micalizio, Mori, Motto Ros, Notarangelo, Paolini, Petrone, Picardi, Pisano P., Radicioni, Schifanella C., Schifanella R., Segnan, Sirovich R., Sproston, Terracini, Torta, Vernerò.

*Professori a contratto/Supplenze:* Balbo, Balossino, Cillo, Demo, Duma, Fiano, Margaria, Martelli, Montalcini, Murru, Pisano M., Sacchetto, Soccini.

*Manager Didattico:* Gatti

*Rappresentanti studenti:* Di Nardo, Lume Quispe, Monticone, Rosso

*In congedo/missione:* Gliozzi

*Ospiti 2020-21:* Lombardo.

#### **SONO PRESENTI:**

Aldinucci, Andretta, Anselma, Ardissono, Aringhieri, Baldoni, Baroglio, Barutello, Basile, Beccuti, Bergadano, Bertone, Bono, Boscaggin, Botta, Cancelliere, Capecchi, Cattuto, Cavagnino, Cordero, De Pierro, de' Liguoro, Damiani, Demo, Drago, Esposito, Fiandrotti, Gaeta, Gagliardi, Garetto, Grangetto, Grosso, Gunetti, Horvath, Lucenteforte, Martelli, Mazzei, Meo, Micalizio, Notarangelo, Padovani, Paolini, Pensa, Petrone, Pironti, Pozzato, Roversi, Ruffo, Sapino, Schifanella C., Segnan, Sereno, Sirovich, Sproston, Terracini, Vernerò, Viale.

Manager Didattico: Gatti

Rappresentanti degli Studenti: Lume Quispe, Monticone, Rosso

Ospiti CCL-LM 20-21 presenti: nessuno

Altri ospiti: ex rappresentante degli studenti Stefano Vincenzi, i futuri rappresentanti degli studenti Fabio Amata, Federico Bianchetti, Alessandro Chinaglia, Monica Mosso.

Docenti in congedo presenti: nessuno

#### **GIUSTIFICANO L'ASSENZA:**

Amparore, Bini, Boggiatto, Cardone, Cravero, Di Caro, Donatelli, Magro, Manini, Margaria, Migliore, Montalcini, Mori, Patti, Radicioni, Sacchetto, Sacerdote.



Università degli Studi di Torino  
Dipartimento di Informatica  
Corso di Laurea e Laurea Magistrale in Informatica

Sono presenti 61 membri su 98 (inoltre: nessun docente in congedo/missione presente, nessun ospite del CCL-LM 2020-21 presente); hanno giustificato l'assenza 17 membri.

Presiede: Prof. Maria Luisa Sapino

Segretario: Prof. Francesca Cordero

Partecipa alla riunione come segretario verbalizzante la Sig. ra Paola Gatti

**La presente riunione si svolge in forma unificata come da delibera del Consiglio di Dipartimento di Informatica del 19 dicembre 2012.**

Il Consiglio del Corso di Laurea e Laurea Magistrale in Informatica, si è riunito il giorno mercoledì 28 aprile 2021 ore 9.30 in SEDUTA TELEMATICA Webex (<https://unito.webex.com/unito/j.php?MTID=mb768ca6250dce3f7169796a9b6743e44>) per discutere del seguente Ordine del Giorno:

1. Comunicazioni
2. Approvazione verbale seduta precedente
3. Provvedimenti per la didattica
  - Date Lauree 2020-21
  - Discussione sul contenuto dell'insegnamento di Architettura degli Elaboratori
4. Relazione commissioni del Corso di Laurea e Laurea Magistrale
5. Varie ed eventuali

---

## **1. Comunicazioni**

1. Sapino chiede di inserire nelle Varie ed Eventuali di questa riunione un promemoria per trattare nel prossimo CCL-LM il discorso delle registrazioni delle lezioni, al fine di individuare una politica comune per il loro mantenimento o meno. Anticipa anche che si dovrà convocare a breve un'altra riunione per discutere sulle attività da poter fare con l'eventuale rientro in presenza.
2. TARM-TOLC-S 2021: per il 2021-22 l'Ateneo adotta il TOLC distribuito dal consorzio CISIA. Il Polo di Scienze ha scelto il TOLC-S, che si compone dei seguenti quesiti:

MATEMATICA DI BASE	20 QUESITI	50 MINUTI
RAGIONAMENTO E PROBLEMI	10 QUESITI	20 MINUTI
COMPRESIONE DEL TESTO	10 QUESITI	20 MINUTI
SCIENZE DI BASE	10 QUESITI	20 MINUTI
TOTALE	50 QUESITI	110 MINUTI
INGLESE	30 QUESITI	15 MINUTI
TOTALE CON INGLESE	80 QUESITI	125 MINUTI

Il 15 aprile scorso si è svolta una riunione di Scuola per l'individuazione delle soglie e della scelta degli OFA (Obblighi Formativi Aggiuntivi).

Dalla riunione è emersa la seguente proposta:

5 punti per ritenere superati i quesiti di Matematica di base



Università degli Studi di Torino  
Dipartimento di Informatica  
Corso di Laurea e Laurea Magistrale in Informatica

8 punti per ritenere superati tutti gli altri quesiti nel complesso

L'OFA proposto si conferma essere il percorso Passport.

Ogni decisione del nostro Corso di Studi andrà ad essere inserita sulle pagine del sito web, sul materiale di Orientamento, sulla Guida Studenti, sul Regolamento Didattico e il relativo quadro A3b della SUA.

Intanto il 13 aprile sono partiti i turni TOLC-S: ogni turno prevede un massimo di 25 candidati. I candidati possono registrarsi e prenotarsi in un qualsiasi turno TOLC in tutta Italia. I turni ai quali il Polo di Scienze deve prestare assistenza e vigilanza vanno da aprile a settembre. Informatica è specificatamente chiamata a prestare assistenza e vigilanza nei seguenti 30 turni (numero turni assegnato proporzionalmente al numero delle matricole 2020-21, in un turno/una giornata possono esserci anche più stanze virtuali):

12/7/2021 h 9.00  
12/7/2021 h 9.00  
13/7/2021 h 9.00  
13/7/2021 h 9.00  
13/7/2021 h 14.30  
13/7/2021 h 14.30  
13/7/2021 h 14.30  
19/7/2021 h. 9,00  
20/7/2021 h. 9,00  
20/7/2021 h. 9,00  
21/7/2021 h. 9,00  
30/8/2021 h. 9,00  
30/8/2021 h. 9,00  
31/8/2021 h. 9,00  
31/8/2021 h. 9,00  
31/8/2021 h. 14:30  
31/8/2021 h. 14:30  
1/9/2021 h.10:30  
1/9/2021 h.10:30  
2/9/2021 h. 9,00  
2/9/2021 h. 9,00

Sapino ha raccolto la disponibilità a prestare assistenza e vigilanza da parte dei colleghi Amparore, Audrito, Basile, De Pierro, Fiandrotti, Manini, Micalizio, Segnan, Tagliabue, ai quali andranno in supporto, se necessario e quando possibile, anche Castello e Gatti.

Sapino chiede ai colleghi se ce ne siano altri disponibili a ricoprire qualche turno: lei stessa e anche Sereno si sono dati disponibili alla copertura di almeno un turno.

Segnalano disponibilità i seguenti colleghi: Meo e Cordero che Sapino ringrazia.



Università degli Studi di Torino  
Dipartimento di Informatica  
Corso di Laurea e Laurea Magistrale in Informatica

Aringhieri segnala che il Presidio di Qualità non è stato consultato nell'organizzazione del TOLC, paventando il problema che sia permesso di immatricolarsi ai candidati che abbiano sostenuto un qualsiasi TOLC, quindi che possa capitare di avere matricole di Informatica che non abbiano svolto il TOLC-S da noi richiesto: Gatti segnala che la pagina di Ateneo è stata aggiornata specificando che "Per l'immatricolazione all'a.a. 2021-2022 sono validi i TOLC - della tipologia richiesta da ciascun corso di studio - sostenuti dal 1 gennaio 2020 in entrambe le modalità di erogazione: TOLC all'Università (in presenza) o TOLC@CASA (a distanza).

Pozzato ha già fatto assistenza per la SUISS e segnala la poca complessità della vigilanza, incoraggiando i colleghi a dare disponibilità.

3. SUA 2021: la sezione Ordinamenti Didattici ha comunicato la scadenza entro cui chiudere alcuni quadri SUA 2021, fissata al 7 maggio p.v. al fine di permettere agli stessi uffici di procedere ai controlli prima della scadenza ministeriale. Sapino, Pozzato e Gatti stanno procedendo alla compilazione e aggiornamento dei vari quadri oggetto di scadenza.
4. La Scuola sta organizzando un incontro di confronto sul tema dei rientri per la didattica in presenza per il prossimo anno accademico. La settimana scorsa Baroglio e Pozzato hanno già partecipato ad un altro incontro con l'area Logistica sul medesimo tema. Per questo è stato richiesto il calendario esami già predisposto: al momento attuale tale calendario potrebbe subire degli aggiustamenti (in caso di esami in presenza) visto che era stato predisposto in un momento in cui non era previsto il rientro in presenza. L'area Logistica chiede di essere avvisata tempestivamente e ricorda che la sanificazione degli spazi può essere fatta una sola volta nella giornata.
5. Baldoni ricorda ai colleghi di aver avviato una sua iniziativa personale rivolta ad una eventuale ristrutturazione della Laurea triennale.
6. Bergadano avvisa i colleghi circa la scadenza del mandato da Presidente di CCL-LM il prossimo 30 settembre. In quanto decano, invierà a breve una comunicazione a tutti i colleghi, invitandoli a manifestare eventuale interesse a candidarsi per il nuovo mandato.
7. Sapino informa i colleghi a proposito del Tutorato Disciplinare 2021-22: l'Ateneo ha assegnato dei fondi a ciascun Dipartimento. Entro oggi era richiesto di segnalare l'interesse al rinnovo del tutorato disciplinare che abbiamo attivato in questi anni su 2 insegnamenti del 1 anno, Architettura degli Elaboratori e il modulo di Logica all'interno di Matematica Discreta e Logica. Sulla base dell'esperienza positiva degli ultimi anni, i docenti che hanno beneficiato di tali risorse sono stati invitati ad elaborare il progetto di richiesta e la proposta inviata (in attesa del parere dell'Ateneo) prevede:
  - 3 borse da 40 ore ciascuna di tutorato disciplinare per l'intero insegnamento Matematica Discreta e Logica
  - 2 borse da 40 ore ciascuna di tutorato disciplinare per l'intero insegnamento Architettura degli Elaboratori



Università degli Studi di Torino  
Dipartimento di Informatica  
Corso di Laurea e Laurea Magistrale in Informatica

8. I rappresentanti degli studenti uscenti hanno chiesto di ospitare alla riunione odierna (in qualità di ospiti e senza diritto di voto) i nuovi rappresentanti eletti per il consiglio di dipartimento Fabio Amata, Federico Bianchetti, Alessandro Chinaglia, Monica Mosso, Bryan Stip Lume Quispe (già rappresentante). Sapino da' loro il benvenuto e li invita a partecipare alla discussione odierna.

### **1. Approvazione verbale seduta precedente**

Il **CCL-LM unanime approva** il verbale della seduta del 3 febbraio 2021.

### **2. Provvedimenti per la Didattica**

Viene anticipato il punto *3.2 Discussione sul contenuto dell'insegnamento di Architettura degli Elaboratori* per indisponibilità di Aldinucci dopo le 11.00 (impegnato in una conferenza)

#### 3.2 Discussione sul contenuto dell'insegnamento di Architettura degli Elaboratori

Aldinucci relaziona in merito alla proposta di modifica dei contenuti dell'insegnamento di Architettura degli Elaboratori, proposta avanzata tempo fa (prima della proposta di ristrutturazione dell'intera Laurea avanzata da Baldoni), e raffinata ultimamente dal gruppo di lavoro formato a seguito delle riunioni di Giunta del CCL-LM e formato da Aldinucci, Cattuto, Drago, Pensa, Schifanella C. (si veda Allegato 1)

Botta espone un commento generale, esprimendosi a favore della ristrutturazione dei contenuti dell'insegnamento di Architettura.

Gaeta si esprime invece in maniera contraria, favorendo un'eventuale ristrutturazione dei contenuti solo di concerto con l'eventuale ristrutturazione dell'intero percorso di Laurea, aggiungendo che pur ringraziando i colleghi per il lavoro svolto e presentato, pensa che i contenuti così proposti sarebbero da inserire in un insegnamento al 3 anno anziché al 1 anno, dove attualmente l'insegnamento è collocato. Gaeta non individua un'urgenza tale da modificare già dal 2021-22 (tanto più che i carichi didattici sono stati approvati), ma pensa sia meglio meditare sulla modifica dei contenuti, in attesa di riprendere il discorso nell'ambito dell'eventuale ristrutturazione del corso di Laurea che ritiene inevitabile.

Aldinucci ricorda che i contenuti vanno armonizzati con gli insegnamenti della magistrale, in particolare Architettura II.

Sapino vede interessante iniziare a discutere di eventuale ristrutturazione della Laurea, ma non si trova d'accordo con il termine "inevitabile" utilizzato da Gaeta e preferirebbe vederlo come un'opportunità: la ristrutturazione di un corso di Laurea impiega molte figure, anche le parti sociali, la proposta di un nuovo RAD, e non è pensabile di effettuarlo a breve, i tempi tecnici potrebbero impiegare come minimo 2-3 anni.



Università degli Studi di Torino  
Dipartimento di Informatica  
Corso di Laurea e Laurea Magistrale in Informatica

Botta ricorda, come anche Gaeta, che i carichi didattici 2021-22 sono stati assegnati e potrebbero esserci difficoltà da parte dei docenti coinvolti.

Aldinucci segnala che sarebbe interessato eventualmente ad una variazione di carico didattico, qualora la proposta di modifica ai contenuti non venisse approvata già per il 2021-22.

Baroglio segnala che si può sondare la disponibilità di altri colleghi, ma ipotizza che non sia un'operazione facile.

Esposito e Ruffo chiedono che si arrivi oggi ad una votazione in merito, per rispetto al lavoro svolto dai colleghi, che hanno avanzato la proposta già da diverso tempo.

Chinaglia (tra i nuovi rappresentanti) si esprime a favore di una revisione dei contenuti che possa andare a migliorare il programma.

Bergadano e Ruffo si esprimono a favore della proposta di revisione.

Ardissono chiede se sia possibile effettuare una doppia votazione: votare e decidere di implementare la revisione a partire dal 2022-23 e non 2021-22. Sarebbe favorevole alla variazione dei contenuti, valutando eventualmente un'implementazione non prima del 2022-23.

Aldinucci è personalmente contrario e chiede che si voti per consentire la revisione già dal prossimo anno.

Baroglio chiede di appoggiare la richiesta di votazione avanzata dal gruppo di lavoro, cioè la proposta di revisione già a partire dal prossimo anno.

Lucenteforte si dichiara contrario alla proposta di revisione.

**Sapino mette in votazione “la richiesta di modifica dei contenuti dell’insegnamento di Architettura degli Elaboratori a partire dal prossimo anno accademico 2021-22”:** con 3 contrari e 14 astenuti, il **CCL-LM approva.**

Sapino chiede di porre la giusta attenzione al periodo transitorio per gestire gli studenti che dovranno ancora sostenere l'esame di Architettura degli Elaboratori con il precedente programma, oltre che produrre sillabus e descrizione del programma da inserire nelle sedi opportune e secondo le scadenze abituali.

### 3.1 Date Lauree 2020-21 + sessione straordinaria

Nel Consiglio del 3 febbraio scorso, i colleghi avevano dato mandato alla Giunta di CCL-LM per elaborare un calendario lauree da luglio 2021 in avanti. La Giunta ha proposto un calendario secondo le finestre imposte dalla Segreteria Studenti e, in assenza di altre riunioni di CCL-LM, lo ha inoltrato direttamente al CDD per una delibera. Nella seduta del CDD del 12 aprile scorso, messo in votazione il calendario, i rappresentanti degli studenti hanno richiesto che non si deliberasse in merito, ma che si aprisse una discussione in un CCL-LM, lamentando il disagio dell'assenza della abituale seduta di dicembre.



Università degli Studi di Torino  
Dipartimento di Informatica  
Corso di Laurea e Laurea Magistrale in Informatica

Rosso ricorda che nel CCL-LM non si discusse il punto, lo stesso anche il 23 febbraio quando i rappresentanti erano stati invitati alla discussione in Giunta CCL-LM e non ci fu il tempo di affrontare l'argomento. Lamenta soprattutto che a dettare la cadenza delle date di laurea sia una difficoltà organizzativa della Segreteria Studenti.

Vincenzi sottoscrive quando esposto da Rosso e aggiunge che l'eventuale più ampia finestra per la domanda di laurea a dicembre permetterebbe di avere tempo per terminare la tesi.

Botta lamenta l'imposizione di vincoli amministrativi e appoggia la posizione degli studenti perché ritiene importante inserire date di laurea che siano consistenti con la programmazione e le esigenze didattiche e il corretto svolgimento delle carriere degli studenti.

Aringhieri sottoscrive quanto detto da Botta.

Sapino appoggia le posizioni dei rappresentanti degli studenti invitandoli a portare le argomentazioni all'attenzione dell'Ateneo e della Direzione Didattica e ricorda (con conferme di Baroglio e Pozzato) l'incontro dello scorso anno con Barbara Bruschi e Massimo Bruno ai quali erano state manifestate queste esigenze.

Rosso e Vincenzi ricordano che sono almeno 2 anni che la questione è stata portata all'attenzione degli uffici e si domandano come facciano le altre segreterie studenti di Ateneo a mantenere tutte le sedute di laurea abituali.

Baroglio e Pensa ricordano quanto sia importante portare rispetto al lavoro degli uffici amministrativi, ma sia i rappresentanti degli studenti che Botta sottolineano l'importanza invece di adeguarsi alle esigenze dei Corsi di Studio.

Pozzato interviene ricordando che il CCL-LM si è sempre dimostrato a favore della posizione dei rappresentanti degli studenti, ma sottolinea che forse i rappresentanti di Ateneo non sono stati in grado di ottenere soluzioni nelle sedi opportune.

Vincenzi chiarisce che pare che non ci sia interesse a modificare i delicati equilibri tra Scuola e Segreteria Studenti, e il CCL-LM e il Dipartimento devono prendere atto del fatto che questa situazione influirà in maniera negativa sulla valutazione del Corso di Studi e del Dipartimento e che a decidere su questi argomenti sia in realtà la Segreteria Studenti, che i docenti ne siano dunque consapevoli.

Monticone chiarisce che a fronte di 3 sessioni di laurea in un determinato arco temporale (esempio settembre-dicembre per la sessione autunnale) richieste dalla Segreteria Studenti, sia possibile inserire al loro interno più sedute di laurea, ricordando che il Regolamento del Dipartimento recita che sia proprio il Dipartimento a decidere le sedute di laurea in virtù delle proprie esigenze.

Sapino e Baroglio ricordano che – nella riunione di Scuola dello scorso anno - la Segreteria si opponeva a più sedute visto il carico di lavoro eccessivo per passaggi e trasferimenti proprio nel periodo di ottobre-novembre e dicembre, e che gli altri Corsi di Studio della Scuola non hanno espresso contrarietà.



Università degli Studi di Torino  
Dipartimento di Informatica  
Corso di Laurea e Laurea Magistrale in Informatica

Botta, che immagina che la non contrarietà degli altri CdS sia legata al numero di studenti da gestire, da noi molto più alto, chiarisce che sia importante, pur non potendo decidere le date delle finestre di domanda, indicare ufficialmente a verbale le esigenze del Corso di Studi.

Aringhieri è d'accordo e si chiede se avanzare una proposta da parte di Informatica comprometta gli altri Corsi di Studio della Scuola.

Sapino ipotizza che gli altri Corsi di Studio non abbiano grosse problematiche, ma non dovrebbero opporsi a nostre eventuali richieste.

Ardissono chiede in termini pratici quanti sarebbero i vantaggi per gli studenti, visto che le finestre per la domanda di laurea coprono comunque il periodo degli appelli d'esame.

Botta propone di mantenere la finestra per la domanda di laurea con scadenza al 24 settembre per andare incontro alla Segreteria Studenti, ma propone nuovamente di chiedere una seduta a dicembre sia per triennali che per magistrali, ma Gatti ricorda che ci sarebbero i problemi delle registrazioni degli stage (la cui scadenza sarebbe comunque quella del 24 settembre). Neppure aiuterebbe l'agevolazione ai laureandi in corso che possono registrare esami con scadenza a 10 giorni prima della data di laurea, perché è prevista ora solo per la laurea di luglio.

Chinaglia sottolinea che gli studenti avrebbero almeno più tempo per scrivere l'elaborato finale e esprime l'importanza che sia messo a verbale ufficialmente, sia in CCL-LM che in Dipartimento, che il Corso di Studi richiede le abituali sedute di laurea, a prescindere da come poi venga recepito o no dalla Segreteria Studenti. In caso negativo, si potrà agire con l'Ateneo per portare la richiesta all'attenzione nelle sedi opportune.

Botta propone di elaborare una proposta includendo una seduta di dicembre sia per Laurea che per Laurea Magistrale, ma Sapino ricorda quanto anticipato da Gatti, cioè che, ferma restando la scadenza della domanda di laurea al 24 settembre, non ci sarebbero vantaggi di altri esami, ma solo eventualmente ai magistrali che potrebbero avere più tempo per scrivere la tesi, mentre per i triennali dovrebbero comunque registrare lo stage entro il 24 settembre.

Rosso propone di chiedere l'aggiunta della seduta di dicembre e sottolinea che potrebbe essere utile anche far accedere alla seduta del 26 ottobre e alla seduta del 25 novembre sia i triennali che i magistrali.

Sapino mette in votazione la tabella proposta dalla giunta sottolineando che nel caso in cui si approvasse la si accompagnerebbe con una richiesta formalizzata dell'aggiunta di una ulteriore sessione a Dicembre.

**Sapino mette in votazione “tabella proposta dalla giunta riportante le date delle sessioni di laurea dell’anno solare 2021” riportata di seguito: con 5 contrari e 1 astenuto, il CCL-LM approva.**

Sapino ricorda che, con l'appoggio del presidente del CCS e dei rappresentanti degli studenti, si porterà in discussione in dipartimento e nei vertici unito la richiesta di farsi promotore di iniziative che portano alla reintrodurre la sessione di laurea di Dicembre già da quest'anno.



Università degli Studi di Torino  
Dipartimento di Informatica  
Corso di Laurea e Laurea Magistrale in Informatica  
**SESSIONI DI LAUREA ANNO SOLARE 2021 + sessione straordinaria**  
Calendario comune per triennali, magistrali e ciclo unico  
Scuola di Scienze della Natura

FINESTRA DOMANDA DI LAUREA	SESSIONE DI LAUREA	INFORMATICA
Dal 22/03/2021 al 31/03/2021 (era 22/04/2021 – 30/04/2021)	Da lunedì 7/06/2021 a martedì 15/06/2021	Seduta straordinaria per tutti, solo aa 2019-20 (decreto Milleproroghe) Laurea e Diploma + Laurea Magistrale e vecchi ordinamenti quadriennali, quinquennali, specialistiche: <b>Venerdì 11 giugno 2021</b> (con esami entro il 15 maggio 2021)
Dal 07/06/2021 al 14/06/2021*	Da venerdì 9/07/2021 a venerdì 23/07/2021*	Laurea e Diploma + Laurea Magistrale e vecchi ordinamenti quadriennali, quinquennali, specialistiche: <b>Venerdì 16 luglio 2021</b> (tutto il giorno con <b>sospensione esami del primo e secondo anno e degli esami del secondo semestre del terzo anno</b> )
Dal 13/09/2021 al 24/09/2021	Da lunedì 25/10/2021 a venerdì 26/11/2021	Laurea: <b>Giovedì 25 novembre 2021</b> (con <b>possibile sospensione delle lezioni</b> )  Laurea Magistrale e vecchi ordinamenti quadriennali, quinquennali, specialistiche, diploma: <b>Martedì 26 ottobre 2021</b> (con <b>possibile sospensione delle lezioni</b> )
Dal 14/02/2022 al 01/03/2022	Da venerdì 01/04/2022 a giovedì 14/04/2022	Laurea e Diploma + Laurea Magistrale e vecchi ordinamenti quadriennali, quinquennali, specialistiche: <b>Mercoledì 13 aprile 2022</b> (tutto il giorno con <b>possibile sospensione delle lezioni</b> ) ( <i>Pasqua domenica 17 aprile 2022</i> )

\* gli studenti in corso potranno sostenere e registrare l'ultimo esame sino a 10 giorni prima dell'inizio della sessione di laurea.

## **4. Relazione commissioni del Corso di Laurea e Laurea Magistrale**

### **4.1 Relazione Commissione Tutorato**

Relazione Sapino: è stata elaborata una nuova versione del questionario da proporre alle matricole condivisa con la Giunta e con il presidente del CCL-LM. L'obiettivo del questionario è tornare ad offrire supporto non chiedendo l'obbligatorietà ma invitando a compilare il questionario e invitando gli studenti dalle cui risposte si evincono difficoltà serie a mettersi in contatto con i tutor loro assegnati. Il questionario è già online su moodle e sarà disponibile per la compilazione fino al 16 Maggio.

Ardissono a nome della Commissione Orientamento fa notare che nel questionario sono state aggiunte delle domande personali. La motivazione è legata al fatto che la Commissione Orientamento ha chiesto di usare il questionario per avere un modo di capire dagli studenti quale evento di orientamento ha determinato la scelta dello studente nel Corso di Studi di Informatica.



Università degli Studi di Torino  
Dipartimento di Informatica  
Corso di Laurea e Laurea Magistrale in Informatica

## **5. Varie ed Eventuali**

### 5.1 modalità d'esame per la sessione estiva 2021

Per i docenti di Analisi Matematica sarebbe importante chiarire questo punto il prima possibile per poter organizzare al meglio la sessione. Come hanno fatto presente in una precedente mail, vorrebbero svolgere gli esami in presenza - salvo fragilità e fuori regione - utilizzando le aule informatizzate (come da calendario appelli).

Barutello ribadisce il suo punto di vista: crede sia importante poter fare gli esami in presenza nella sessione estiva. Inoltre crede che sia opportuno sapere il prima possibile la modalità d'esame per poter essere chiari con gli studenti e per poter organizzare al meglio.

Sapino ribadisce che è assoluto interesse da parte del CCL-LM riproporre le attività di presenza ovviamente se compatibili con l'andamento di diffusione dell'epidemia.

Esauriti gli argomenti all'Ordine del Giorno, il Consiglio del Corso di Laurea e Corso di Laurea Magistrale in Informatica si chiude alle ore 13:20.

Il Presidente  
Prof. Maria Luisa Sapino

Il Segretario  
Prof. Francesca Cordero

Il segretario verbalizzante  
Paola Gatti



Università degli Studi di Torino  
Dipartimento di Informatica  
Corso di Laurea e Laurea Magistrale in Informatica

**Allegato n. 1 del Verbale del CCL-LM del 28 aprile 2021.**

Di seguito la presentazione che Aldinucci ha discusso rispetto al contenuto dell'insegnamento di Architettura degli Elaboratori.



# Proposta di aggiornamento del contenuto dell'insegnamento di Architettura degli Elaboratori

28 Aprile 2021 - anno II dell'era COVID

Marco Aldinucci, Ciro Cattuto, Claudio Schifanella, Idilio Drago, Ruggero G. Pensa



# Architettura degli Elaboratori

- 9 CFU - Numero di ore
  - 48 (6 CFU in aula)
  - 30 (3 CFU in laboratorio)
  - 12 (tutorato)
- Testo attuale: Andrew S. Tanenbaum, Todd Austin Architettura dei calcolatori: un approccio strutturale. ISBN 9788871929620
- Un classico: 1a edizione 1975, 6a edizione italiana 2013
- Ancora in uso in diversi corsi di laurea in Italia (e.g., Bologna, Bolzano ecc)



- ...
- ...
- ...
- ...
- ...
- ...
- ...
- ...
- ...
- ...





## Storico della proposta

- Inizio della discussione tra i docenti a dicembre 2020
- **Prima discussione** in Giunta
  - 18/12/2020 (verbale <https://bit.ly/3xqryUj>)
- **Seconda discussione** in Giunta
  - 18/02/2021 (verbale <https://bit.ly/3u3WCH2>)
  - **Favorevole** al rinnovamento dei contenuti del corso  
**Aldinucci, Cattuto, Garetto, Schifanella C., Drago**
  - Nuova proposta costruita intorno a un nuovo testo

## Storico della proposta

- Formazione di un **gruppo di lavoro** per elaborare una proposta
  - Possibilità di espandere l'insegnamento da 9 a 12 CFU
  - Considerazioni riguardanti il **laboratorio** e le eventuali **esercitazioni**
- **Il gruppo ha considerato e scartato la proposta di espansione a 12 CFU**
- Dentro i 9 CFU
  - 6 CFU per le lezioni frontali
  - **3 CFU Laboratorio - individuato un obiettivo formativo chiaro per il laboratorio**
  - 12 ore di tutorato - **esercitazioni** di supporto alle lezioni frontali

## Libro testo proposto

David A Patterson e John L Hennessy - Struttura e progetto dei calcolatori - Progettare con RISC-V. 1a Edizione italiana a cura di Alberto Borghese (2019)

- RISC-V è un'architettura reale
- RISC-V è un'architettura "free and open ISA" 
- Esistono simulatori, compilatori e debugger RISC-V "open source"
- Piattaforme hardware a basso costo per eseguire programmi RISC-V
- Materiale aggiuntivo online, esempi, programmi ecc
- Superare la frustrazione dell'architettura virtuale di Tanenbaum
- Guardare al futuro: l'architettura di riferimento dell'azione di sovranità digitale Europea
  - EPI: European Processor Initiative: 
  - DipInf parte dei progetti EPI e The European Pilot
  - Primo prototipo in arrivo a DipInf UNITO nel 2023



## Libro testo proposto

David A Patterson e John L Hennessy - Struttura e progetto dei calcolatori - Progettare con RISC-V. 1a Edizione italiana a cura di Alberto Borghese (2019)

- Adeguato al primo anno - non va scambiato per "J. Hennessy & D. Patterson: Computer Architecture, A quantitative Approach" libro avanzato degli stessi autori
- Usato in altri corsi di laurea in Informatica, incluso al primo anno
  - "RISC-V Edition", e.g., La Sapienza, Firenze, Trento ...
  - "ARM Edition" e altre, e.g., Bicocca, Milano, ...
- Soddisfa ampiamente i requisiti per il "bollino GRIN"





**Rosso: Versione attuale (da eliminare)**

**Blue: Proposta**

## Obiettivi formativi

- la conoscenza delle **tecniche di codifica dell'informazione** all'interno dei calcolatori;
- la conoscenza **dell'organizzazione hardware degli elaboratori**, attraverso la nozione di gerarchie di macchine virtuali;
- la comprensione delle **funzioni svolte dall'hardware** e utilizzate dai sistemi operativi;
- le nozioni di base per la **comprensione del processo di traduzione** da linguaggi ad alto livello a linguaggio macchina;
- ~~le conoscenze delle tecniche di microprogrammazione e di programmazione in un linguaggio assembler;~~
- L'insegnamento è supportato da un **laboratorio**, finalizzato alla **programmazione utilizzando un linguaggio assembler** composto da un insieme di istruzioni appartenente allo standard **RISC-V**.

**Rosso: Versione attuale (da eliminare)**

**Blue: Proposta**

## Risultati dell'apprendimento attesi (versione attuale)

Al termine dell'insegnamento lo studente dovrà dimostrare di essere in grado di:

- codificare e decodificare numeri con e senza segno, interi, frazionari, in virgola mobile;
- conoscere e analizzare circuiti logici elementari;
- ~~saper~~ analizzare i componenti digitali che sono alla base dell'architettura dei moderni calcolatori;
- ~~conoscere e saper utilizzare le tecniche della microprogrammazione per l'esecuzione di istruzioni a livello macchina;~~
- conoscere le relazioni tra linguaggi ad alto livello (**Java C**) ed equivalente linguaggio a livello macchina;
- ~~saper~~ sviluppare piccoli programmi in un linguaggio assembler e conoscere le relative tecniche di traduzione in linguaggio macchina e del collegamento (linking/loading).

### Obiettivi formativi

- tecniche di codifica dell'informazione
- comprensione del processo di traduzione

## Programma (Parte I)

Introduzione. Calcolatori: astrazioni e tecnologia (Capitolo 1) - **2 ore**

Le istruzioni e la rappresentazione dell'informazione - **12 ore**

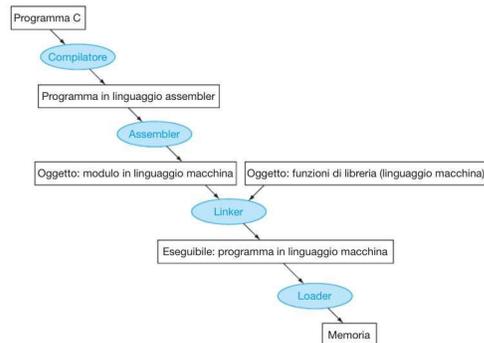
- RISC-V ISA (Sezione 2.2)
- Bit, byte, parola, operandi dell'hardware e gli indirizzi (Sezione 2.3)
- Rappresentazione numerica, numeri con e senza segno, complemento a due (Sezione 2.4)
- Rappresentazione delle istruzioni nel calcolatore (Sezione 2.5)
- La rappresentazione di informazione non numerica (Sezione 2.9)
- Traduzione e avvio di un programma (Sezione 2.12)
- Aritmetica dei calcolatori e i numeri in virgola mobile (Sezioni 3.1-3.5)

### Obiettivi formativi

- comprensione del processo di traduzione

## Programma (Parte I): C o Java?

Il testo include una discussione sulla traduzione sia di codice C che Java (Capitolo 2)



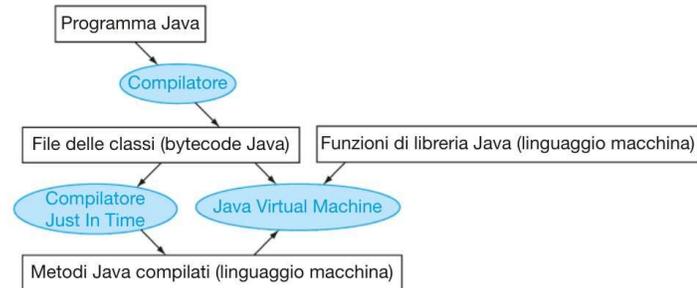
**Figura 2.20 Sequenza di passi di traduzione per il C.** Un programma scritto in linguaggio ad alto livello viene per prima cosa compilato in linguaggio assembler e poi assemblato per ottenere un modulo oggetto in linguaggio macchina. Il linker unisce uno o più moduli tra loro e con le procedure contenute nelle librerie, e risolve tutti i riferimenti incrociati. Il loader, infine, carica il codice macchina nell'opportuna area di memoria, in modo che possa essere eseguito dal processore. Per accelerare il processo di traduzione, alcuni passi possono essere saltati o eseguiti insieme ad altri. Alcuni compilatori producono direttamente il codice macchina mentre altri utilizzano del linker-loader, i quali eseguono gli ultimi due passi contemporaneamente. Per identificare il tipo di file, il sistema operativo UNIX segue una precisa convenzione sull'estensione dei file: i file sorgente C vengono chiamati `.c`, i file assembler `.s`, i file oggetto `.o`, le librerie collegate staticamente `.a`, le librerie collegate dinamicamente `.so` e i file eseguibili sono solitamente denominati `.out`. Il sistema operativo MS-DOS utilizza come estensioni rispettivamente `.COM`, `.EXE`, `.OBJ`, `.LIB`, `.DLL` e `.EXE` con lo stesso significato.

### Obiettivi formativi

- comprensione del processo di traduzione

## Programma (Parte I): C o Java?

Il testo include una discussione sulla traduzione sia di codice C che Java (Capitolo 2)



**Figura 2.22 Gerarchia della traduzione del codice Java.** Il primo passo per un programma Java è la compilazione in una versione binaria, detta bytecode Java, nella quale tutti gli indirizzi vengono definiti dal compilatore. A questo punto il programma Java è pronto per essere eseguito da un interprete, chiamato *Java Virtual Machine* (JVM) che collega i metodi desiderati della libreria Java durante l'esecuzione stessa del programma. Per ottenere prestazioni migliori, la *Java Virtual Machine* può invocare il compilatore *Just In Time* (JIT), che selettivamente compila i metodi del linguaggio Java nel linguaggio macchina del calcolatore sul quale è in esecuzione.

### Obiettivi formativi

- funzioni svolte dall'hardware

## Programma (Parte II)

Sistemi digitali (Appendice A) - **10 ore**

- Porte logiche, tabella di verità e espressioni Booleane
- Circuiti combinatori
- Unità aritmetica e logica
- Circuiti addizionatori
- Clocks
- Memoria: Flip-Flops, Latches, e registri
- Memoria: SRAMs and DRAMs
- Automa a stati finiti

Traduzione dell'Appendice A (Sistemi Digitali) a cura dei docenti del corso con supporto degli studenti collaboratori (già in corso)



## Programma (Parte III)

### Obiettivi formativi

- funzioni svolte dall'hardware
- organizzazione hardware degli elaboratori

Il processore RISC-V - **12 ore**

- Introduzione di base del RISC-V (Sezione 4.1)
- Metodologia di temporizzazione (Sezione 4.2)
- Realizzazione di un'unità di elaborazione (Sezione 4.3)
- Uno schema semplice di implementazione (Sezione 4.4)



## Programma (Parte IV)

### Obiettivi formativi

- funzioni svolte dall'hardware
- organizzazione hardware degli elaboratori

Gerarchia delle memorie - **12 ore**

- Organizzazione delle memorie, località temporale e spaziale (Sezione 5.1)
- Tecnologie delle memorie (Sezione 5.2)
- Principi base e prestazioni delle memorie cache (Sezioni 5.3 e 5.4)
- Affidabilità delle gerarchie delle memorie (Sezione 5.5)
- Macchine virtuali e memoria virtuale (Sezioni 5.6 e 5.7)



### Obiettivi formativi

- programmazione linguaggio assemblativo

## Programma - Laboratorio (30 ore)

1. RISC-V ISA e linguaggio assemblativo (Sezioni 2.1 e 2.2 - **3 ore**)
2. Operandi allocati in memoria, indirizzi e registri (Sezione 2.3 - **3 ore**)
3. Operazioni logiche (Sezione 2.6 - **3 ore**)
4. Istruzioni condizionali - if-then-else (Sezione 2.7 - **3 ore**)
5. Istruzioni condizionali - cicli (Sezione 2.7 - **3 ore**)
6. Supporto hardware alle procedure - registri (Sezione 2.8 - **3 ore**)
7. Supporto hardware alle procedure - stack e heap (Sezione 2.8 - **3 ore**)
8. Indirizzamento RISC-V di un campo immediato e di un indirizzo ampio (Sezione 2.10 - **3 ore**)
9. Un esempio in linguaggio C (Sezioni 2.12 e 2.13 - **6 ore**)

Introduzione al linguaggio assemblativo in laboratorio, seguita da esercitazione sui concetti

## Programma - Un esempio in linguaggio C?

La conoscenza di programmazione C necessaria è minima (acquisita in laboratorio)

L'esempio "complesso" del libro è un **bubble sort**

```
void swap(long long int v[], size_t k)
{
    long long int temp;
    temp = v[k];
    v[k] = v[k+1];
    v[k+1] = temp;
}

void sort (long long int v[], size_t int n)
{
    size_t i, j;
    for (i = 0; i < n; i += 1) {
        for (j = i - 1; j >= 0 && v[j] > v[j + 1]; j -= 1) {
            swap(v, j);
        }
    }
}
```



## Workplan

- **04/2021** - Destinazione tutorato disciplinare 2020/21 alla traduzione Appendice A
- **04/2021** - Presentazione progetto per 80 ore di tutorato disciplinare 2021/22 per supporto al affinamento del materiale didattico e supporto disabilità
- **04/2021** - votazione CCS
- **10/2021** - Traduzione del materiale sui Sistemi Digitali e delle slides
- **11/2021** - Completamento dell'adempimento del materiale agli studenti non-vedenti
- **12/2021** - Preparazione dei laboratori, inclusa la scelta e l'installazione del simulatore
- **02/2022** - Preparazione del materiale aggiuntivo e degli esercizi

### Computer Science Curricula 2013 - Curriculum Guidelines for Undergraduate Degree Programs in Computer Science

#### AR. Architecture and Organization (Core-Tier2) In verde gli argomenti coperti dalla proposta (tra parentesi la sessione del libro)

Core Tier-2 topics are generally essential in an undergraduate computer-science degree. A computer-science curriculum should aim to cover 90-100% of the Core Tier-2 topics, with 80% considered a minimum. - Verde 30 su 43 (69%) - Verde + Rosso 34 su 43 (79%)

- Digital Logic and Digital Systems (Capitolo 1 e Appendice A) - 3 su 6
  - Overview and history of computer architecture
  - Combinational vs. sequential logic/Field programmable gate arrays as a fundamental combinational + sequential logic building block
  - Multiple representations/layers of interpretation (hardware is just another layer)
  - Computer-aided design tools that process hardware and architectural representations
  - Register transfer notation/Hardware Description Language (Verilog/VHDL)
  - Physical constraints (gate delays, fan-in, fan-out, energy/power)
- Machine Level Representation of Data (Capitoli 2 e 3) - 6 su 6
  - Bits, bytes, and words
  - Numeric data representation and number bases
  - Fixed- and floating-point systems
  - Signed- and two's-complement representations
  - Representation of non-numeric data (character codes, graphical data)
  - Representation of records and arrays
- Assembly Level Machine Organization (Capitolo 2) - 11 su 11
  - Basic organization of the von Neumann machine
  - Control unit; instruction fetch, decode, and execution
  - Instruction sets and types (data manipulation, control, I/O)
  - Assembly/machine language programming
  - Instruction formats
  - Addressing modes
  - Subroutine call and return mechanisms (cross-reference PL/Language Translation and Execution)
  - I/O and interrupts
  - Heap vs. Static vs. Stack vs. Code segments
  - Shared memory multiprocessors/multicore organization
  - Introduction to SIMD vs. MIMD and the Flynn Taxonomy
- Memory System Organization and Architecture (Capitolo 5) - 8 su 9
  - Storage systems and their technology
  - Memory hierarchy: importance of temporal and spatial locality
  - Main memory organization and operations
  - Latency, cycle time, bandwidth, and interleaving
  - Cache memories (address mapping, block size, replacement and store policy)
  - Multiprocessor cache consistency/Using the memory system for inter-core synchronization/atomic memory operations
  - Virtual memory (page table, TLB)
  - Fault handling and reliability
  - Error coding, data compression, and data integrity (cross-reference SF/Reliability through Redundancy)
- Interfacing and Communication - 0 su 7 (Sections 1.4, 4.9, 5.2, 5.5, 5.11, and 6.9)
  - I/O fundamentals: handshaking, buffering, programmed I/O, interrupt-driven I/O (Sections 4.9, 5.2, 5.5 and 6.9)
  - Interrupt structures: vectored and prioritized, interrupt acknowledgment (Section 4.9)
  - External storage, physical organization, and drives
  - Buses: bus protocols, arbitration, direct-memory access (DMA) (Appendix A and Section 6.9)
  - Introduction to networks: communications networks as another layer of remote access
  - Multimedia support
  - RAID architectures (Section 5.11)
- Functional Organization (Elective for CS, mandatory for Engineering) (Capitolo 4) - 2 su 4
  - Implementation of simple datapaths, including instruction pipelining, hazard detection and resolution
  - Control unit: hardwired realization vs. microprogrammed realization
  - Instruction pipelining
  - Introduction to instruction-level parallelism (ILP)



Università degli Studi di Torino  
Dipartimento di Informatica  
Corso di Laurea e Laurea Magistrale in Informatica

**Mapping between ACM reference and the selected book at section level. This has been used as the basis to elaborate the program of the course.**

- **Introduction (Chapter 1, some parts in Chap. 4)**
  - Basic organization of the von Neumann machine
  - Control unit; instruction fetch, decode, and execution
  - Overview and history of computer architecture
- **The Basics of Logic Design (Chapters 2 and 3)**
  - Bits, bytes, and words (**Section 2.3**)
  - Numeric data representation and number bases (**Section 2.4**)
  - Signed and two's-complement representations (**Section 2.4**)
  - Representation of non-numeric data (character codes, graphical data) (**Section 2.9**)
  - Fixed- and floating-point systems (**Section 3.1-3.5**)
- **The Instruction Set (Chapter 2)**
  - Instruction sets (**Sections 2.1, 2.2, 2.3 and 2.18**)
  - Assembly/machine language programming (**Sections 2.2 and 2.3**)
  - Instruction formats (**Sections 2.5**)
  - Instruction types (**Sections 2.6 e 2.7**)
  - Subroutine call and return mechanisms (**Section 2.8**)
  - Heap vs. Static vs. Stack vs. Code segments (**Section 2.8**)
  - Addressing modes (**Section 2.10**)
  - Language Translation and Execution (**Section 2.12**)
  - C example translation and execution (**Sections 2.12 and 2.13**)
- **Digital Logic and Digital Systems (Appendix A)**
  - Combinational vs. sequential logic/Field programmable gate arrays as a fundamental combinational + sequential logic building block (**Appendix A.1- A.11**)
- **The RISC-V Processor (Chapter 4)**
  - Implementation of simple datapaths, including instruction pipelining, hazard detection and resolution (**Section 4.1-4.3**)
  - Control unit: hardwired realization vs. microprogrammed realization (**Section 4.4**)
- **The Memory Hierarchy (Chapter 5)**
  - Memory hierarchy: importance of temporal and spatial locality (**Section 5.1**)
  - Main memory organization and operations (**Section 5.1**)
  - Storage systems and their technology (**Section 5.2**)
  - Latency, cycle time, bandwidth, and interleaving (**Section 5.2**)
  - Cache memories (address mapping, block size, replacement and store policy) (**Sections 5.3, 5.4**)
  - Fault handling and reliability (**Section 5.5**)
  - Virtual memory (page table, TLB) (**Section 5.6 and 5.7**)